

EST

ESCOLA SUPERIOR DE TECNOLOGIA

CURSO DE INSTRUMENTAÇÃO E CONTROLO

PROCESSAMENTO E TRANSMISSÃO DE SINAIS

II

GUIA DE TRABALHOS DE LABORATÓRIO

José Miguel Costa Dias Pereira

Setúbal, Setembro de 2002

Prefácio

Este guia de trabalhos de laboratório foi escrito para os alunos do Curso de Instrumentação e Controlo que frequentem a disciplina de Processamento e Transmissão de Sinais. Pretende-se que os alunos tenham conhecimento dos enunciados dos trabalhos de laboratório desde o início do semestre, de modo a que possam efectuar atempadamente a respectiva preparação.

A utilização deste guia requer um conhecimento das bases teóricas da disciplina pelo que se aconselha, sempre que necessária, a consulta dos Apontamentos das aulas teóricas.

Agradeço antecipadamente todos os comentários ou correcções que possam contribuir para uma melhoria da qualidade deste documento.

Setúbal, Setembro de 2002

Prof. Dias Pereira

I.P.S. - ESCOLA SUPERIOR DE TECNOLOGIA

GUIA DE LABORATÓRIO Nº7
PROCESSAMENTO E TRANSMISSÃO DE SINAIS

SIMULAÇÃO DE SISTEMAS – FUNÇÃO DE TRANSFERÊNCIA DE 1ª ORDEM

1- Objectivo: pretende-se fazer a simulação de um sistema caracterizado pela seguinte função de transferência:

$$G(s) = \frac{1000}{s + 1000}$$

2- Diagrama de blocos:

Obtenha o diagrama de blocos, ou de fluxo de sinal, associado à função de transferência $G(s)$, utilizando apenas integradores, do tipo inversor, e amplificadores em montagem inversora. Confirme a solução que encontrar simplificando o respectivo diagrama e admita que as condições iniciais são nulas.

3- Circuito eléctrico:

Represente o circuito eléctrico capaz de realizar a simulação pretendida e confirme a solução utilizando o Pspice.

4- Mudança de escala de tempo:

Altere o circuito de modo a efectuar a simulação a um ritmo 10 vezes superior ao real. Confirme os resultados utilizando o Pspice.

5- Relatório

Devem ser tidos em consideração os seguintes pontos na elaboração do relatório:

- >> Representação dos diagramas e circuitos propostos.
- >> Estudo teórico das montagens.
- >> Representação dos diagramas de bode entre 10 Hz e 10 kHz (10 pontos por década).
- >> Cálculo da constante de tempo com base na resposta a um escalão de amplitude unitária.
- >> Confirmação dos resultados com base em simulação (PSPICE).

GUIA DE LABORATÓRIO Nº8
PROCESSAMENTO E TRANSMISSÃO DE SINAIS

SIMULAÇÃO DE SISTEMAS – FUNÇÃO DE TRANSFERÊNCIA DE 2ª ORDEM

1- Objectivo: pretende-se fazer a simulação de um sistema caracterizado pela seguinte função de transferência:

$$G(s) = \frac{k_0}{(s/\omega_0)^2 + 2\zeta(s/\omega_0) + 1}$$

2- Diagrama de blocos:

Obtenha o diagrama de blocos, ou de fluxo de sinal, associado à função de transferência $G(s)$, utilizando apenas integradores, do tipo inversor, e amplificadores em montagem inversora. Confirme a solução que encontrar simplificando o respectivo diagrama de blocos

Nota: admita que tem sempre condições iniciais nulas.

3- Circuito eléctrico:

Represente o circuito eléctrico capaz de realizar a simulação pretendida e efectue a simulação no tempo e na frequência para os seguintes valores de ganho estático (k_0), coeficiente de amortecimento (ζ) e frequência de corte ($f_0 = \omega_0/2\pi$):

$K_0=0,1$	$\zeta=1$	$f_0=1 \text{ kHz}$
$K_0=1$	$\zeta=2$	$f_0=1 \text{ kHz}$
$K_0=2$	$\zeta=0.5$	$f_0=1 \text{ kHz}$
$K_0=10$	$\zeta=0,707$	$f_0=1 \text{ kHz}$

4- Relatório

Devem ser tidos em consideração os seguintes pontos na elaboração do relatório:

- >> Representação dos diagramas e circuitos propostos.
- >> Estudo teórico das montagens.
- >> Determinação do factor de qualidade (Q) de cada um dos circuitos simulados no ponto 3.
- >> Explicação de eventuais diferenças entre os resultados teóricos e os obtidos com base em simulação (PSPICE).

GUIA DE LABORATÓRIO Nº9
PROCESSAMENTO E TRANSMISSÃO DE SINAIS

SIMULAÇÃO DE SISTEMAS – CONTROLADOR PID

1- Objectivo: pretende-se fazer a simulação de um controlador PID caracterizado pela seguinte função de transferência:

$$G(s) = K_P \left(1 + \frac{1}{sT_I} + sT_D \right)$$

onde K_P representa o ganho proporcional, T_I a constante de tempo integral e T_D a constante de tempo derivativa.

2- Ensaios:

Tendo como ponto de partida o circuito eléctrico representado na Fig.1 (Modular Servo System – PID Unit, PID1504 da Feedback):

- Identifique os sub-circuitos associados às funções de controlo proporcional, integral e derivativo.
- Obtenha as funções de transferência de cada um desses sub-circuitos.
- Diga quais os valores do ganho proporcional (K_P), da constante de tempo integral (T_I) e da constante de tempo derivativa.
- Efectue simulações da resposta temporal do circuito para sinais de entrada em escalão.
- Com base nos resultados das alíneas anteriores altere o valor dos componentes do circuito de forma a obter diferentes tipos de resposta: sub-amortecida ($\xi < 1$), sobre-amortecida ($\xi > 1$), e com amortecimento crítico ($\xi = 1$).

Nestes ensaios deve utilizar formas de onda quadradas de frequência inferior a 1 kHz.

- Confirme experimentalmente os resultados de simulação obtidos.

.

3- Relatório

Para além dos cálculos e dimensionamentos referentes aos ensaios devem ser tidos em consideração os seguintes pontos na elaboração do relatório:

- >> Quais as alterações necessárias para obter um controlador PI.
- >> Obtenha a função de transferência associada ao AMPOP U4. Identifique o tipo de filtragem efectuada e a frequência de corte associada.
- >> Explique eventuais diferenças entre os resultados experimentais e os obtidos com base em simulação (PSPICE).

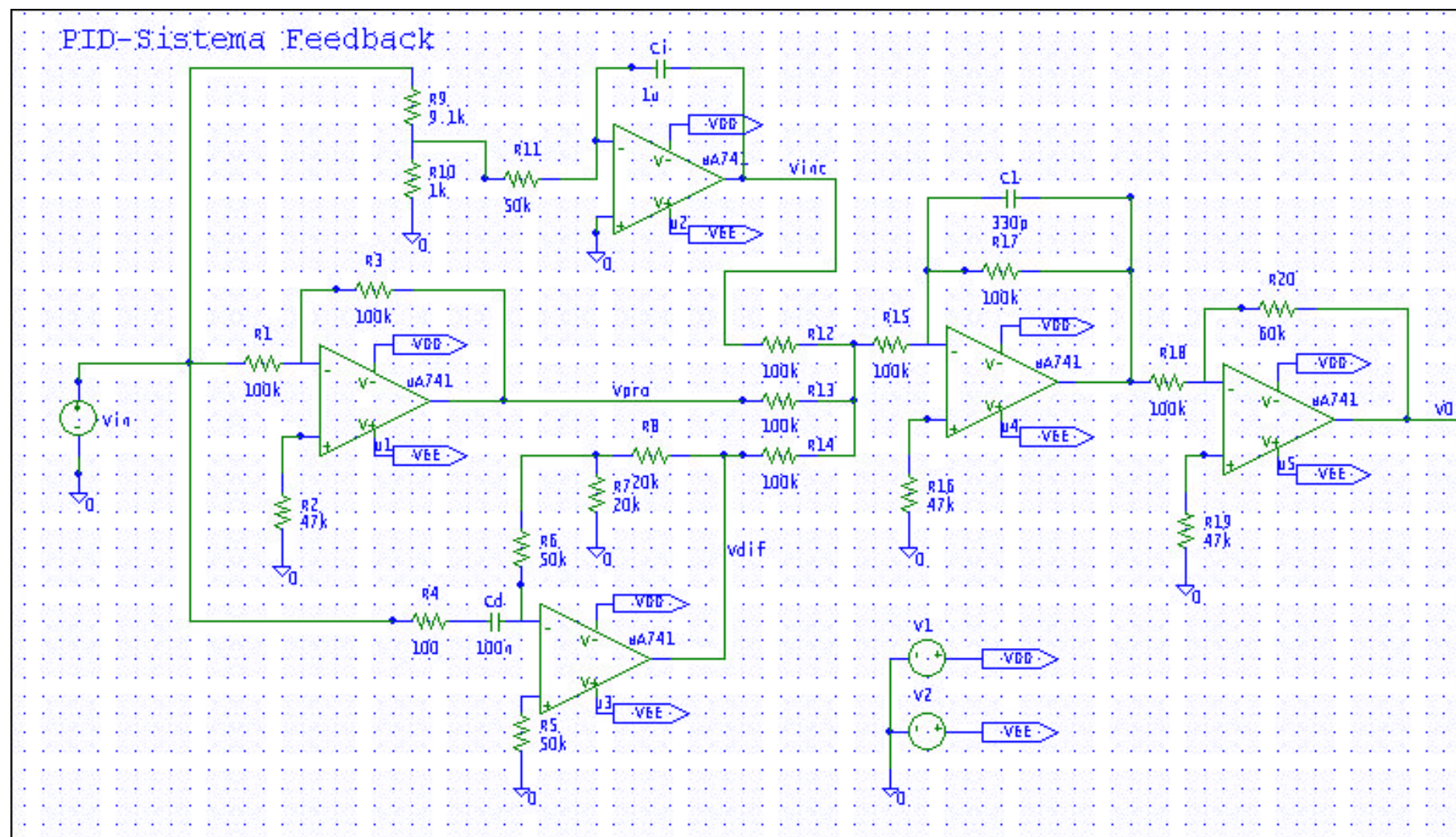


Figura 1: Circuito eléctrico de simulação do controlador PID

GUIA DE LABORATÓRIO Nº10
PROCESSAMENTO E TRANSMISSÃO DE SINAIS

CONVERSÃO DIGITAL-ANALÓGICO E ANALÓGICO-DIGITAL

1 - Objectivos

Ensaio de um conversor digital-analógico (D/A) de 8 bits. Utilização do conversor D/A como amplificador de ganho programável digitalmente (Parte-A).

Ensaio de um conversor analógico-digital (A/D) de aproximações sucessivas e de 8 bits. Medição do tempo de atraso na conversão A/D (Parte-B)

Ligação em cascata dos conversores A/D e D/A e realização do ensaio de resposta em frequência (Parte-C).

2 - Material necessário

- 1 circuito integrado 741
- 1 circuito integrado ADC0809
- 1 circuito integrado MC1408
- 1 resistência de $7,5k\Omega$
- 4 resistências de $10k\Omega$
- 1 resistência de $3,9k\Omega$
- 1 resistência de $100k\Omega$
- 1 potenciômetro de $10k\Omega$ (multivolta)
- 1 condensador de $0,15\mu F$
- 1 condensador de $10\mu F$ (electrolítico)
- 2 geradores de sinais
- 1 osciloscópio
- 1 placa de montagem ("breadboard")
- 1 fonte de alimentação $+15V/-15V/+5V/0V$

3- Conversão D/A (Parte-A)

Efectue a montagem da figura 1 usando o conversor digital-analógico MC1408 (equivalente ao DAC0808).

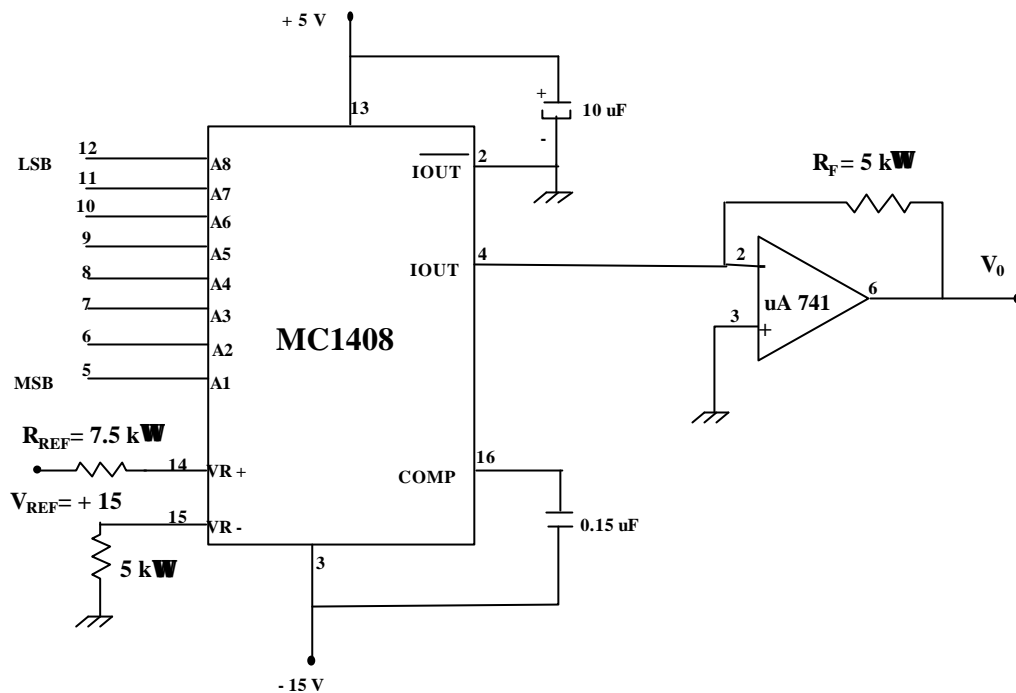


Figura 1: Conversão D/A de 8 bits com saída entre 0 e 10V

3.1 – Função de transferência do conversor digital-analógico

Verifique o peso de cada uma das entradas do conversor D/A registrando o valor da tensão de saída (V_0) para cada uma das 8 combinações binárias em que apenas 1 dos 8 bits (A1 a A8) assume o nível lógico “1”.

Coloque os valores digitais "0" e "255" na entrada do conversor e leia as respectivas tensões de saída.

Repare que a corrente I_{OUT} que entra no pino 4 vale: $I_{OUT} = I_{REF} \frac{D}{256}$

com $0 \leq D \leq 255$ (em que D é o nº digital colocado nas entradas A1 a A8) e $I_{REF} = \frac{V_{REF}}{R_{REF}}$.

Represente a função de transferência do conversor e diga qual o valor do seu passo de quantificação (Q), erro de “offset”, erro de ganho e erro de linearidade.

3.2 - Amplificador de ganho programável digitalmente

Substitua as resistências R_{REF} e de retroação do AMPOP (R_F) por outras de valores $3,9 \text{ k}\Omega$ e $100 \text{ k}\Omega$, respectivamente. Usando esta montagem como amplificador de ganho ($G=V_0/V_{REF}$) programável digitalmente, diga entre que valores poderia variar o ganho do amplificador, de modo a que o limite de corrente de saída do DAC (I_{OUT}), de $4,2 \text{ mA}$, não seja excedido e que se garanta o funcionamento do AMPOP na zona linear (tensão de saída inferior a V_{SAT}), considerando que o valor máximo da tensão de entrada era igual a 15 Volt .

Para um ganho (G) de 10, coloque na entrada do amplificador uma onda sinusoidal somada com uma componente contínua de forma a que a corrente resultante na entrada (I_{REF}) varie entre 0 e $0,2 \text{ mA}$. Faça variar a frequência do sinal e observe a resposta do amplificador. Considere um valor de frequência inicial igual a 100 Hz e aumente o seu valor até identificar distorções, de amplitude ou fase, na resposta em frequência do amplificador. Tire conclusões no que se refere à largura de banda do amplificador.

Repita os ensaios do ponto anterior para um valor de ganho igual a 5.

4 - Conversão A/D (Parte-B)

Usando o circuito integrado ADC0809 efectue a montagem que faça a conversão A/D, em modo contínuo, de um canal analógico de entrada. Selecciona, por exemplo, o canal 0 (In0) colocando a “0” os bits de selecção de endereço ADD A, ADD B e ADD C. Use um gerador de sinais como relógio externo do ADC0809 e selecione uma forma de onda quadrada, de frequência igual a 640 kHz e com níveis lógicos TTL (0/5 V).

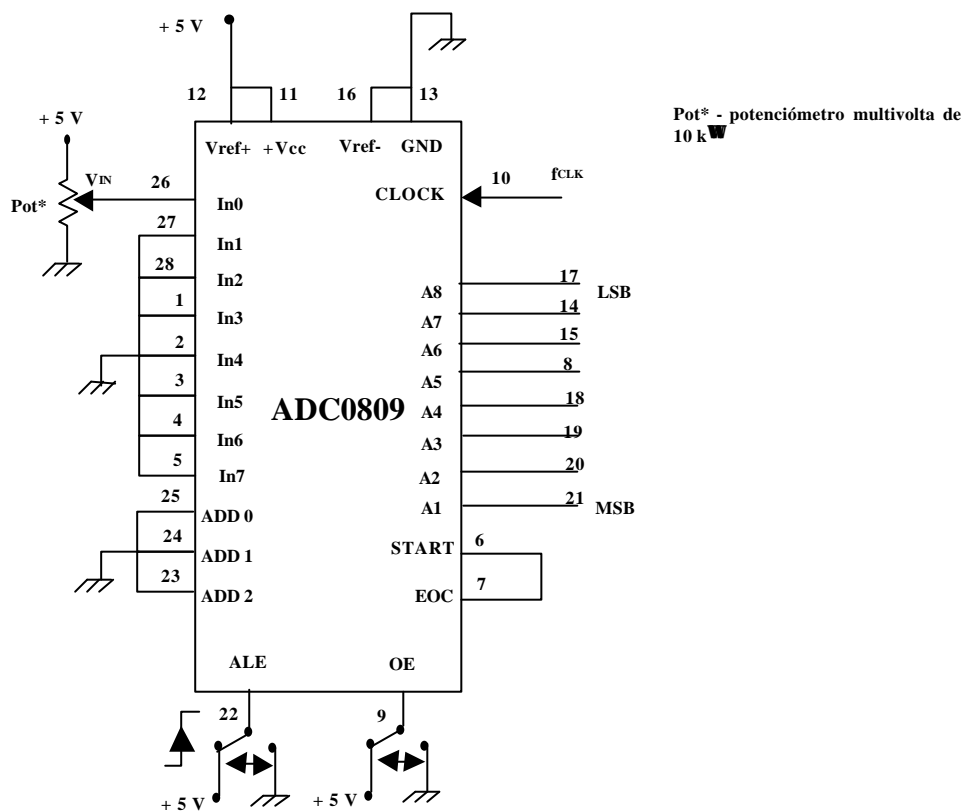


Figura 2: Conversão A/D de 8 bits

Aplicue uma tensão contínua variável entre 0 e 5V à entrada do conversor (use para tal um potenciômetro multivolta de 10k Ω ligado entre 0 e 5V ou um divisor de tensão com uma década de resistências) e observe o estado das saídas que devem estar ligadas a LEDs. Registe o valor de V_{IN} para cada uma das combinações binárias em que apenas 1 dos 8 bits de saída do conversor A/D está no nível lógico “1”. A partir dos resultados obtidos estime o valor do passo de quantificação (Q) do ADC.

Ligue o "output enable" respectivamente a "0" e "1" e verifique o que acontece nas saídas do conversor.

Nota. Ligue a entrada "Output enable" a um comutador para mais facilmente colocá-la a "0" ou "1" e as saídas do conversor a LEDs para visualizar o seu estado lógico. Todas as entradas do circuito integrado devem ser ligadas, mesmo aquelas que não necessita de utilizar (ligue-as por exemplo a "0"). Caso a entrada In0 não fique automaticamente seleccionada quando liga a alimentação do circuito, efectue uma dupla comutação no pino ALE.

5 - Conversão analógico-digital-analógico (Parte-C)

Ligue agora as saídas do ADC (ADC0809) às entradas do DAC (MC1408), utilizando em R_{REF} e na retroacção do AMPOP resistências iguais a $10k\Omega$ e uma tensão $V_{REF}=5$ V. Coloque na entrada do conversor A/D uma onda sinusoidal de amplitude variável entre 0 e 5V e faça um ensaio para os seguintes valores de frequência: 100, 200, 1000 e 5000 Hz.

Repita o ensaio do ponto anterior passando a frequência do relógio do ADC de 640 kHz para 2 MHz. Verifique que em termos da resposta em frequência existem duas situações distintas: baixa frequência (a saída acompanha a entrada) e alta frequência (a saída já vem bastante distorcida e atrasada em relação à entrada). Identifique o valor da frequência do sinal (V_{IN}) a partir da qual a distorção se torna significativa, para cada um dos valores da frequência do relógio do conversor.

Meça o tempo de atraso da conversão A/D e verifique a sua variação com a frequência do relógio externo (f_{CLK}) para a situação mais desfavorável.

Anexo: PIN-OUT do ADC0809

Pino	Descrição
1-5	INPUT 3-7 (não usado)
6	START
7	EOC
8	OUTPUT A5
9	OUTPUT ENABLE (OE)
10	CLOCK ($f_{CLK}=640$ kHz)
11	POWER SUPPLY (+5 V)
12	Vref + (+5 V)
13	GND
14	OUTPUT A7
15	OUTPUT A6
16	Vref – (GND)
17	OUTPUT A8 (LSB)
18	OUTPUT A4
19	OUTPUT A3
20	OUTPUT A2
21	OUTPUT A1 (MSB)
22	ALE (Adress Latch Enable)
23-25	ADD A-C (GND)
26	INPUT 0 (sinal de entrada V_{IN})
27-28	INPUT 1-2 (não usado)

Nota: as entradas não utilizadas devem ser interligadas à massa. O pino 6 e 7 devem estar interligados (modo contínuo). A activação das saídas (pino 9) e das entradas (pino 22) torna-se efectiva com a aplicação de uma tensão de +5 V. Nos ensaios da parte-B as saídas (A1-A8) devem ser interligadas a LEDs e nos ensaios da parte-C devem ser interligadas aos correspondentes pinos de entrada do DAC – A1 a A8, mantendo a correspondência entre bits LSB/MSB).

5- Relatório

Devem ser tidos em consideração os seguintes pontos na elaboração do relatório:

- >> Representação dos diagramas e circuitos propostos.
- >> Estudo teórico das montagens.
- >> Interpretação dos resultados e justificação dos desvios entre valores teóricos e experimentais, tendo como referência as especificações dos conversores utilizados.
- >> **O relatório do trabalho deve ser dividido em 3 partes com entrega individual: Parte A- Ensaio do DAC; Parte B- Ensaio do ADC; Parte C-Ensaio conjunto ADC/DAC e conclusões.**

I.P.S. - ESCOLA SUPERIOR DE TECNOLOGIA

GUIA DE LABORATÓRIO Nº11
PROCESSAMENTO E TRANSMISSÃO DE SINAIS

CONVERSÃO TENSÃO-FREQUÊNCIA E FREQUÊNCIA-TENSÃO

1 - Objectivo

Ensaio e caracterização de um conversor tensão-frequência (Parte-A).

Ensaio e caracterização de um conversor frequência-tensão (Parte-B).

Ligação em cascata do conversor tensão-frequência (V/F) e frequência-tensão (F/V) utilizando isolamento galvânico de tipo electro-óptico. Ensaio de linearidade e de resposta em frequência da montagem global (Parte-C).

2 - Material necessário

2 circuitos integrados LM331
1 circuito integrado 4N26
4 resistências de $100\text{k}\Omega$
4 resistências de $10\text{k}\Omega$
2 resistências de $5,6\text{k}\Omega$
1 resistência de $68\text{k}\Omega$
1 resistência de $12\text{k}\Omega$
1 resistência de $2,2\text{k}\Omega$
2 potenciômetros de $5\text{k}\Omega$
1 potenciômetro de $100\text{k}\Omega$
1 condensador de 180pF (em alternativa 120pF)
2 condensadores de 10nF
1 condensador de 100nF
2 condensadores de $1\mu\text{F}$ (em alternativa $1,5\mu\text{F}$)
gerador de sinais
osciloscópio
placa de montagem (breadboard)
fonte de alimentação $+15\text{V}/-15\text{V}$
multímetro/frequencímetro

3 - Esquema de princípio de um sistema de transmissão de sinais lentos a distâncias elevadas, usando conversores V/F e F/V

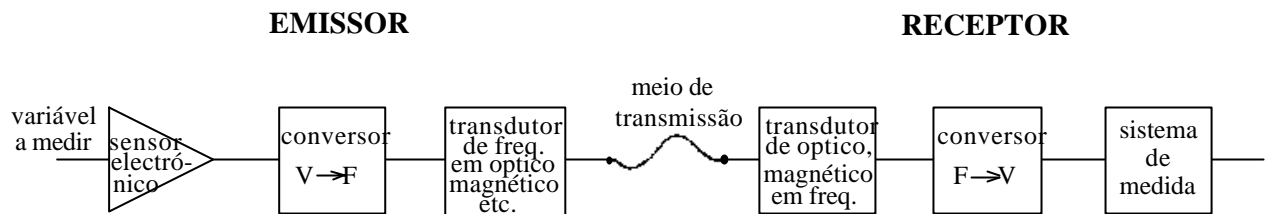


Figura 1: Sistema de transmissão de sinais lentos a grandes distâncias.

4 - Procedimentos experimentais

4.1 - Conversão tensão-frequência (Parte-A)

Monte o circuito da figura 2.

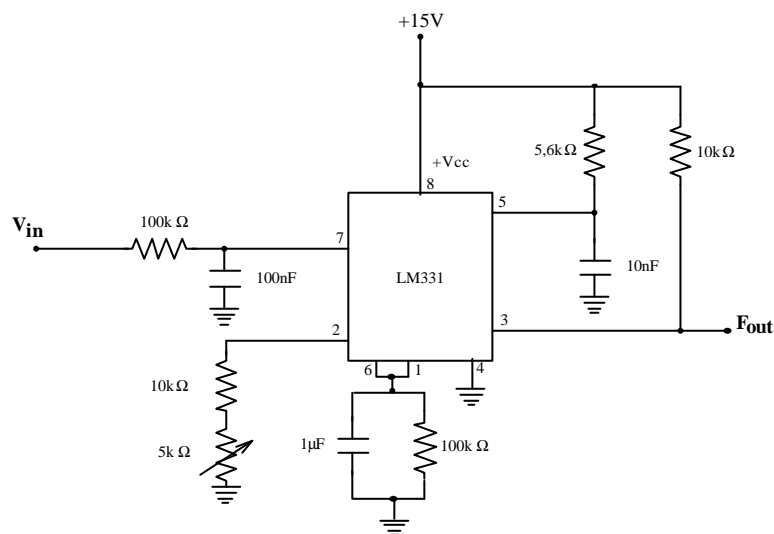


Figura 2: Conversor tensão-frequência.

Ajuste o potenciômetro de forma a obter uma correspondência directa entre o valor da tensão em Volt e da frequência em kHz (ex: 3V-3kHz ou 3V-6kHz, caso utilize o condensadore de 1.5μF).

Observe e registre a frequência de saída para os seguintes valores da tensão de entrada (em V): 0,05; 0,1; 0,3; 0,5; 1; e de 1,5 em 1,5 até 10V.

Variando a tensão de entrada observe e comente as formas de onda que obtem à saída.

Trace a característica do circuito ($\text{freq. [kHz]} = f(\text{tensão [V]})$).

4.2 - Conversão frequência-tensão (Parte-B)

Sem desmontar o circuito da figura anterior (pois vai necessitar dele posteriormente) monte agora o circuito da figura 3.

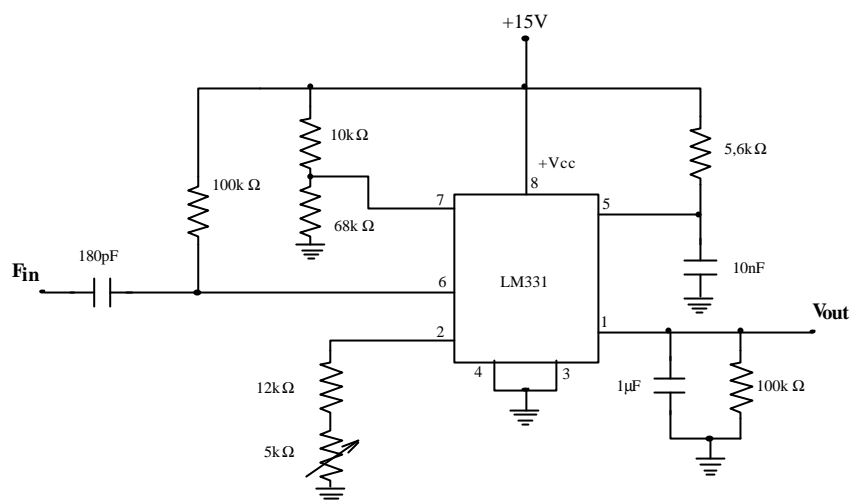


Figura 3: Conversor frequência-tensão.

Aplique à entrada do circuito uma onda quadrada positiva com 12,5V de amplitude. Ajuste o potenciômetro de forma a obter novamente uma relação directa entre a frequência de entrada e a tensão de saída (ex: 5kHz-5V ou 5kHz-2.5V, caso utilize os condensadores de 1.5μF e 120pF). De forma análoga ao realizado anteriormente, trace a característica deste circuito para os seguintes valores da frequência de entrada (em kHz): 0,01; 0,03; 0,05; 0,1; 0,5; 1; e de 1,5 em 1,5 até 10.

4.3 - Sistema de transmissão de sinais contínuos por meio óptico (Parte-C)

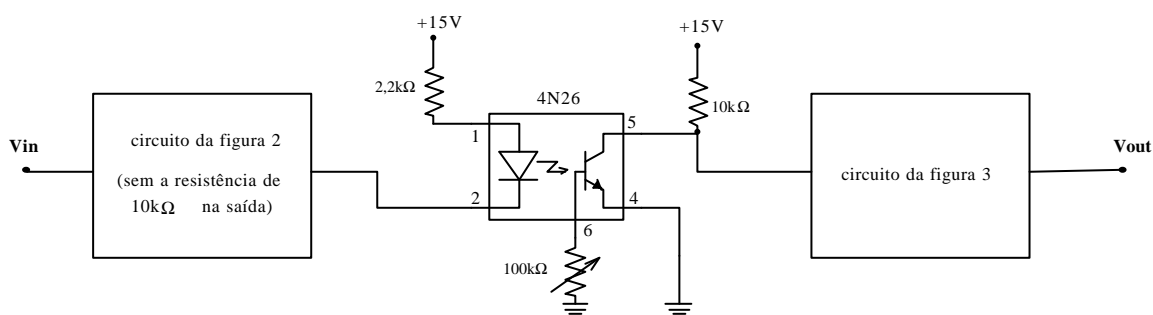


Figura 4: Sistema de transmissão de sinais lentos com isolamento galvânico.

Faça a montagem da figura 4 usando as das figuras 2 e 3. Ajuste o potenciômetro da base do fototransistor de forma a que o sinal à saída do optoacoplador seja o mais aproximado possível do sinal de entrada.

Aplique uma tensão contínua na entrada do conversor V/F e observe e registre a tensão à saída do conversor F/V. Trace a característica para os mesmos valores que utilizou no ensaio do conversor V/F. Calcule o erro em percentagem $\text{erro}(\%) = 100 (V_{\text{out}} - V_{\text{in}}) / V_{\text{in}}$.

Transmissão em baixa frequência.

Coloque agora na entrada um sinal sinusoidal de baixa frequência (aproximadamente 1Hz) e observe a saída. Varie a frequência do sinal de entrada de 0,1Hz a 5Hz. Comente os resultados obtidos. O valor da tensão de entrada deve ser positivo e inferior a 10 Volt.

5- Relatório

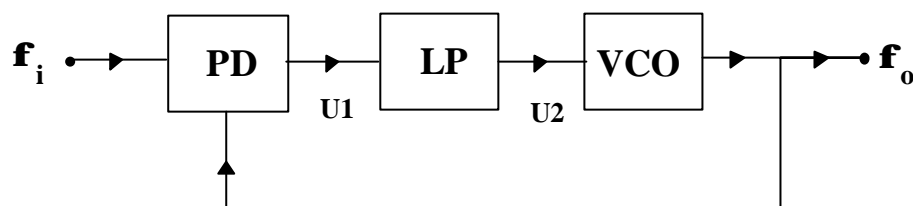
Devem ser tidos em consideração os seguintes pontos na elaboração do relatório:

- >> Representação dos diagramas e circuitos propostos.
- >> Estudo teórico das montagens.
- >> Interpretação dos resultados e justificação dos desvios entre valores teóricos e experimentais, tendo como referência as especificações dos circuitos integrados utilizados.
- >> **O relatório do trabalho deve ser dividido em 2 partes com entrega individual:
Parte A- Ensaio do conversor V/F e do conversor F/V; Parte B- Ensaio conjunto dos conversores V/F e F/V e conclusões.**

MALHA DE FASE SÍNCRONA (PLL)

1- Objectivo: Este trabalho tem por objectivo o estudo de uma malha de fase síncrona (PLL) baseada no circuito integrado MC14046B.

2- Introdução teórica: As malhas de fase síncrona (PLL - Phase Lock Loop) têm um largo campo de aplicações de que são exemplos os moduladores, desmoduladores e sintetizadores de frequência. Representa-se na figura 1 o seu diagrama de blocos:



ϕ_i - Fase do sinal de entrada

ϕ_o - Fase do sinal de saída

PD - Detector de fase (Phase Detector)

LF - filtro passa-baixo (Loop Filter)

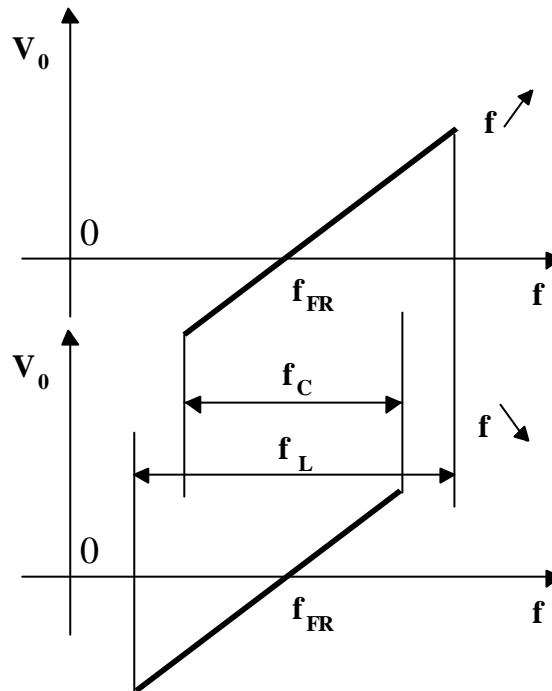
VCO - Oscilador controlado por tensão (Voltage Controlled Oscillator)

Figura 1 - Diagrama de Blocos

Numa situação de sincronismo os sinais que se encontram na entrada do detector de fase são de igual frequência, ou seja tem-se: $f_i = f_{VCO}$. A tensão de entrada no VCO (U_2) é proporcional à frequência do sinal de entrada (f_i) sendo a malha de retroacção responsável por manter um “acompanhamento” de fase entre os sinais de entrada no detector de fase. Em malha aberta o VCO oscila numa frequência que vamos designar por f_{FR} (frequência de oscilação livre - “Free Running”). Quando a retroacção é estabelecida (malha fechada) o VCO, caso consiga adquirir sincronismo com o sinal de entrada, gera um sinal com a mesma frequência do sinal de entrada (f_i). A banda de aquisição do PLL (“Capture Range”), corresponde ao intervalo de frequências, em que partindo de uma situação de malha aberta, o PLL consegue adquirir sincronismo ($f_i = f_{VCO}$). A banda de manutenção (ou de

seguimento) do PLL ("Lock Range"), corresponde ao intervalo de frequências, em que partindo de uma situação de sincronismo, o PLL consegue manter esse sincronismo ($f_i = f_{VCO}$). Designando por f_L e f_C a banda de manutenção e a banda de aquisição, respectivamente, tem-se sempre a seguinte relação: $f_L \ll f_C$. O tempo de sincronização do PLL ("Pull in Time") corresponde ao intervalo de tempo necessário para que o PLL adquira o sincronismo.

Em termos gráficos podemos representar as bandas de aquisição e manutenção do PLL da seguinte forma:



Equações de funcionamento do PLL:

$$\frac{d\phi_o(t)}{dt} = f[U_2(t)]$$

$$\text{Sensibilidade do VCO : } K_\omega = \left| \frac{df(U_2)}{dU_2} \right|$$

$$U_1(t) = g[\phi_i(t) - \phi_o(t)]$$

$$\text{Sensibilidade do comparador de fase : } K_\phi = \left| \frac{dU_1(t)}{d[\phi_i(t) - \phi_o(t)]} \right|$$

O filtro passa - baixo garante a estabilidade da malha de fase síncrona com um erro de fase, em regime estacionário, dado por :

$$\Delta\phi = \phi_i - \phi_o = \frac{2\pi(f_{FR} - f_i)}{K_\omega K_\phi}$$

$K_\omega K_\phi$ - ganho do anel ("Loop")

A expressão anterior considera que os sinais são sinusoidais, despreza o efeito do filtro e assume que as sensibilidades do detector e VCO são constantes.

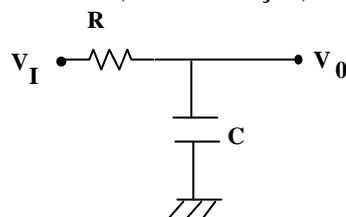
Tipos de detectores de fase mais utilizados:

- “ou” exclusivo;
- Flip-Flop;
- Sample-and-Hold.

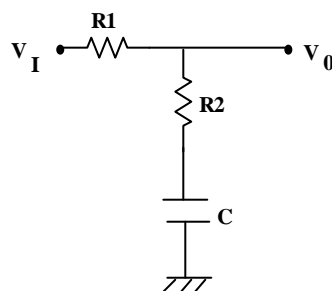
É usual que um mesmo circuito integrado possa ter diversos tipos de detectores de fase que são seleccionáveis em função das ligações efectuadas.

Tipos de filtros mais utilizados:

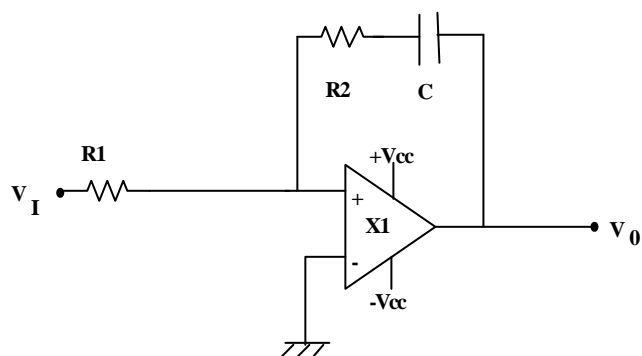
- Passivo (sem correcção)



- Passivo (com correcção “feedforward”)



- Activo (com correcção “feedforward”)



Os dois últimos tipos de filtro permitem obter estabilidade para valores de ganho do “anel” mais elevados.

3- Material necessário:

1 circuito integrado MC14046B
1 resistência de 1 k Ω
2 resistência de 10 k Ω
1 condensador de 168 pF
1 condensador de 16.8 pF
1 condensador de 2.8 nF
gerador de sinais
osciloscópio
placa de montagem (breadboard)
fonte de alimentação +5V

4- Esquema de montagem:

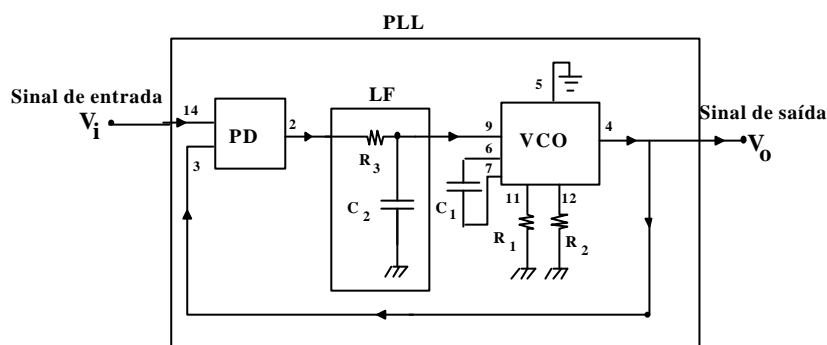


Figura 2 - Esquema eléctrico do circuito de ensaio

5- Procedimentos experimentais:

Monte o circuito representado na figura 2, fazendo: $R_1=R_2=10\text{ k}\Omega$; $R_3=1\text{ k}\Omega$; $C_1=168\text{ pF}$; $C_2=2.8\text{ nF}$. Varie a frequência do sinal de entrada e observe no osciloscópio os sinais V_i e V_o . Obtenha experimentalmente os valores das bandas de aquisição e manutenção de sincronismo do PLL. Repita os ensaios anteriores substituindo o condensador C_1 por outro de valor igual a 16.8 pF.

6- Relatório

Devem ser tidos em consideração os seguintes pontos na elaboração do relatório:

- >> Estudo teórico da montagem.
- >> Justificação de todos os desvios entre resultados experimentais e os previstos com base em simulação. Utilize as fórmulas de cálculo fornecidas pelo fabricante do circuito integrado
- >> Diga como proceder para com base no circuito anterior obter um sinal triangular síncrono com a onda quadrada gerada. Justifique todas as opções que considerar.

Nota: alimente o circuito só após efectuar todas as ligações e antes de aplicar sinais de entrada. Ao desligar, retire primeiro os sinais aplicados e só no final a alimentação.

PROCESSAMENTO E TRANSMISSÃO DE SINAIS

SIMULADOR MATLAB DE UM ADC

1 - Objectivo: estudar a resposta estática e dinâmica de um conversor analógico-digital com base num simulador desenvolvido em Matlab (sim_adc).

2 - Parâmetros de simulação:

Designação	Variável	Unidade
Nível inferior de tensão (V_{\min})	MIN	V
Nível superior de tensão (V_{\max})	MAX	V
Resolução (2^n , sendo n o número de bits do ADC)	R	-
Trepidação (“dither”)	d	LSB
Erro de “offset”	Z	LSB
Erro de ganho	S	LSB
Erro de não linearidade diferencial ^(a)	dnl	LSB
Erro de não linearidade integral ^(a)	inl	LSB
Histerese	h	LSB

Estes dois parâmetros não devem ser especificados simultaneamente uma vez que são

interdependentes: $\text{inl}(i) = \sum_{k=0}^i \text{dnl}(k)$.

3 - Variáveis de entrada e de saída

A variável de entrada é um vector [x] que representa as amostras do sinal que se pretende converter.

As variáveis de saída são dois vectores [n] e [q] que representam os códigos obtidos na saída do ADC e os níveis de transição associados a cada código, respectivamente.

4 - Ensaaios de simulação

Obtenha as características do ADC nas seguintes condições:

$Z=[-3 \ 0 \ 3]$, $dnl=[0.5 \ 0 \ 2]$;

$Z=[2 \ 0 \ -2]$, $S=[-2 \ 0 \ 2]$, $inl=[3 \ 0 \ -3]$;

$Z=[-3 \ 0 \ 3]$, $d=a*(\text{rand}(\text{size}(x))-0.5)$, $a=[0.1 \ 0 \ 0.5]$;

$Z=[2 \ 0 \ -2]$, $S=[-2 \ 0 \ 2]$, $inl=[3 \ 0 \ -3]$, $h=[-0.25 \ 0 \ 0.25]$;

$Z=[-3 \ 0 \ 3]$, $dnl=[0.5 \ 0 \ 2]$, $d= a*(\text{rand}(\text{size}(x))-0.5)$, $a=[0.1 \ 0 \ 0.5]$;

$Z=[2 \ 0 \ -2]$, $S=[-2 \ 0 \ 2]$, $inl=[3 \ 0 \ -3]$, $h=[0.25 \ 0 \ 0.25]$.

Nota: o sinal de entrada (x) deve variar linearmente entre os limites de conversão do ADC (MIN/MAX) e a rotina de simulação à activada pelo seguinte comando:

`[n,q,x_err]=sim_adc(MIN,MAX,R,x,Z,S,dnl,inl)`

% MIN,MAX - tensão mínima e máxima de conversão;

% R- resolução (2^n) ; x- sinal a converter; Z- erro de "offset";

% S- erro de ganho; dnl- erro de não-linearidade diferencial;

% inl- erro de não-linearidade integral;

% Atenção: **não se devem especificar simultaneamente os parâmetros dnl e inl.**

5 - Relatório

Devem ser tidos em consideração os seguintes pontos na elaboração do relatório:

- >> Estudo das funções utilizadas na simulação e do significado de cada um dos parâmetros de simulação.
- >> Representação em papel milimétricos das funções de transferência associadas a cada um dos ensaios.
- >> Determinação do erro de quantificação e do respectivo espectro de potências.
- >> Representação do histograma do erro de quantificação.

Apêndice – Listagem dos programas de simulação

```
function [n,q,x_err]=quant(MIN,MAX,R,d,x,Z,S,dnl,inl,h)
x_init=x;
if MIN>=MAX, error('MIN>=MAX !!!'), end
if (ceil(R)-floor(R))==1|R<1
    error('RESOLUTION MUST BE A NATURAL NUMBER !!!')
end
Ld=max(size(d)); Lx=max(size(x));
if ((Ld==Lx)|(Ld==1))==0
    error('DIMENSION OF DITHER INCORECT !!!');
end
x=x(:); d=d(:); RANGE=MAX-MIN; Q=RANGE/R;
if any(d)==1, x=x-d*Q; end
if (max(x)>MAX==1|min(x)<MIN==1)==1
    disp('OVERFLOW AT THE ADC INPUT')
end
x=(x-MIN)/Q;          %expressing input signal x in Q units
if Lx==1
    x0=x;
elseif Lx==2
    x0=2*x(1)-x(2);
else
    x0=3*x(1)-3*x(2)+x(3); %back extrapolation of input signal
end %x0 is necessary for all converters with histeresies
q=1:R-1;
%
if nargin==5, n=flq(q,x); end
if nargin==6
    h=Z(:); Lh=max(size(h));
    if (Lh~=1)&(Lh~=R-1)==1
        error('DIMENSION OF HISTERESIES INCORECT !!!')
    end
    if any(h)==0
        n=flq(q,x);
    else
        n0=flq(q,x0); q=[q-h/2;q+h/2]; n=flh(q,x,n0);
    end
end
if nargin==7
    if R==2, q=q+Z; else, q=q-(q-1)/(R-2)*S+Z; end
    n=flq(q,x);
end
if nargin==8
    if R==2, q=q+Z; else, q=q-(q-1)/(R-2)*S+Z; end
    h=dnl(:); Lh=max(size(h));
    if (Lh~=1)&(Lh~=R-1)==1
        error('DIMENSION OF HISTERESIES INCORECT !!!')
    end
    if any(h)==0
        n=flq(q,x);
    else
        n0=flq(q,x0); q=[q-h/2;q+h/2]; n=flh(q,x,n0);
    end
end
if nargin==9
    q=sym(q,Z,S,dnl,inl); [qs,k]=sort(q);
```

```

M=max(size(find(diff(qs)==0)));
if M~=0, disp('NUMBER OF MISSING CODES = '), M, end
if any(qs-q)==1, disp('NON-MONOTONIC CHARACTERISTIC'), end
if qs(1)~=q(1), disp('ZEROING UNPOSIBLE'), end
if qs(R-1)~=q(R-1), disp('SCALING UNPOSIBLE'), end
n=flqs(qs,x,k);
end
if nargin==10
    h=h(:)'; Lh=max(size(h));
    if (Lh~=1)&(Lh~=R-1)==1
        error('DIMENSION OF HISTERESIES INCORECT !!!')
    end
    if Lh==1, h=ones(1,max(size(q)))*h; end
    q=sym(q,Z,S,dnl,inl); [qs,k]=sort(q); n0=flqs(qs,x0,k);
    q=q-h/2; [qs,k]=sort(q); qs=[qs;qs+h(k)]; q=[q;q+h];
    if any(h)==0, q=q(1,:); end
    n=flhs(qs,x,n0,k);
end
q=MIN+Q*q; %n=n-R/2+0.5;
n=n-R/2+0.5;
n=n+d;

x_err=((n)*Q-x_init+(MAX+MIN)/2)/Q;

```

```

function n=flq(q,x)
%FLQ  simulates a monotonic flash ADC with treshhold levels in q.
%
%          n=flq(q,x)
I=max(size(x));
for i=1:I, L=(x(i)-q)>=0; n(i)=sum(L); end

```

```

function n=flh(q,x,n0)
%FLH  simulates a monotonic flash ADC with histeresies. Matrix q
%contains all treshhold levels for an increasing and decreasing
%signal respectively. n0 is a previous (very last) conversion
%result that is needed as an initial condition in a current loop.
%
%          n=flh(q,x,n0)
I=max(size(x)); R=max(size(q(1,:)))+1;
for i=1:I
    qq=[q(1,1:n0),q(2,n0+1:R-1)]; %new qch evaluation
    L=(x(i)-qq)>=0; n(i)=sum(L);
    n0=n(i); %an initial condition updating
end

```

```

function n=flqs(qs,x,k)
%FLQS  simulates a non-monotonic flash ADC. Treshhold levels in qs
%should be the same as primary treshhold levels in q but sorted.
%Vector k contains the indexes (traces) used in the sort.
%
%          n=flqs(qs,x,k)
I=max(size(x));
for i=1:I
    L=(x(i)-qs)>=0; s=sum(L);
    if s==0, n(i)=0; else, n(i)=k(s); end
end

```

```

function n=flhs(qs,x,n0,k)
%FLHS    simulates a non-monotonic flash ADC with histeresies.
%Matrix qs contains treshold levels for increasing and decreasing
%signal respectively. Its elements are the same as in a primary
%matrix q but sorted. The vector k contains indexes (traces) used
%in the sort. n0 is a result of a previous (very last) conversion
%
%          n=flhs(qs,x,n0,k)
L=max(size(x)); R=max(size(qs(1,:)))+1;
for i=1:L
    qq=[qs(1,1:n0),qs(2,n0+1:R-1)];
    L=(x(i)-qq)>=0; s=sum(L); n0=s;
    if s==0; n(i)=0; else, n(i)=k(s); end
end

```

```

function q=sym(q,Z,S,dnl,inl)
%SYM modifies converters treshold levels q according to required:
%an offset error Z, a gain error S, a differential non-linearity
%dnl and an integral non-linearity inl.    q=sym(q,Z,S,dnl,inl)
R=max(size(q))+1;
if (any(dnl)|any(inl))==0
    if R==2, q=q+Z; else, q=q-(q-1)/(R-2)*S+Z; end
    return
end
AS=abs(S); AZ=abs(Z);
if (AS>0)&(AS<R)&(R>2)==1, q=q-(q-1)/(R-2)*S; end    % gain error
if (AZ>0)&(AZ<R)==1, q=q+Z; end    %creating offset error
Ld=max(size(dnl)); Li=max(size(inl));
EPS=.1/R;
if Ld==1
    DNL=dnl; q=q+DNL*(rand(size(q))-0.5);
else
    if R-Ld~=0
        error('DIMENSION OF DIFF. NON-LINEARITY INCORRECT !!!')
    elseif abs(sum(dnl))>EPS
        error('VALUES OF DIFF. NON-LINEARITY FAULTY !!!')
    else
        dnl=dnl(:)'; q=q+cumsum(dnl(1:R-1));
    end, end
if Li==1
    r=1:R-1; INL=inl; q=q-4*INL/(R-1)/(R-1)*((r-1).*(r-(R-1)));
else
    if R-Li~=0
        error('DIMENSION OF INT. NON-LINEARITY INCORRECT !!!')
    elseif abs(inl(1))>EPS
        error('VALUES OF INT. NON-LINEARITY FAULTY !!!')
    else
        inl=inl(:)'; q=q+inl(2:R);
    end, end
if AZ>=R, q=q+(1-q(1)); end    % zeroing, point (MIN+Q,1)
if (AS>=R)&(R>2)==1
    q=1+(q-1)*(R-2)/(q(R-1)-1);    %scaling, point (MAX-1,R-1)
end

```
